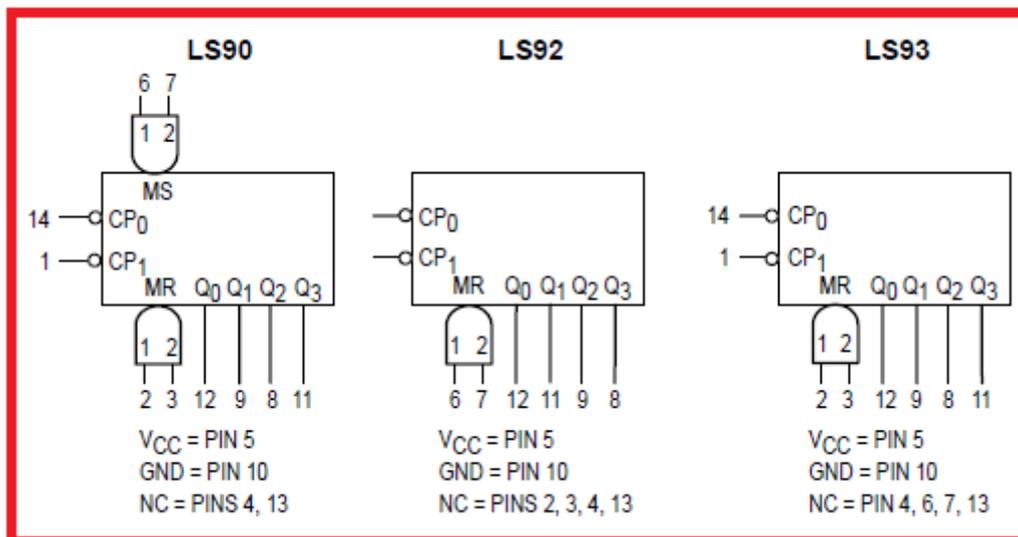


## ESTUDO DOS CIs 74LS90, 74LS92 e 74LS93

Esses contadores são conhecidos como contadores de década, tendo características especiais quanto às funções que podem desempenhar, daí então, a grande versatilidade para o desenvolvimento dos mais variados projetos.

São constituídos por quatro FFs JK MS (mestre-escravo), constituindo assim um contador de 4 bits.

Cada contador possui uma secção que divide por 2, conforme mostram as figuras a seguir:

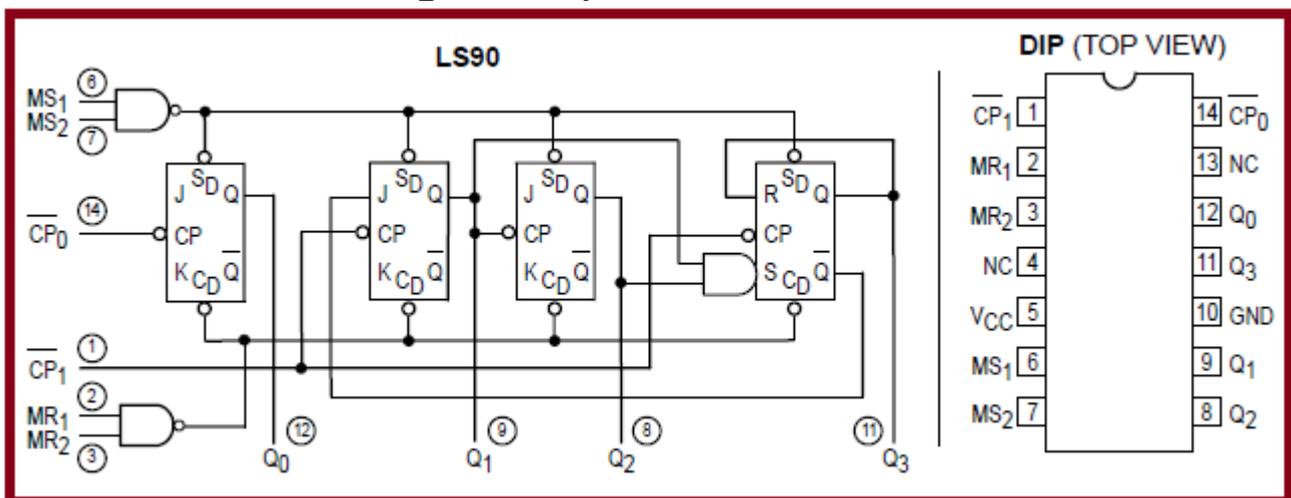


**74LS90 – divide por 2 e 5**

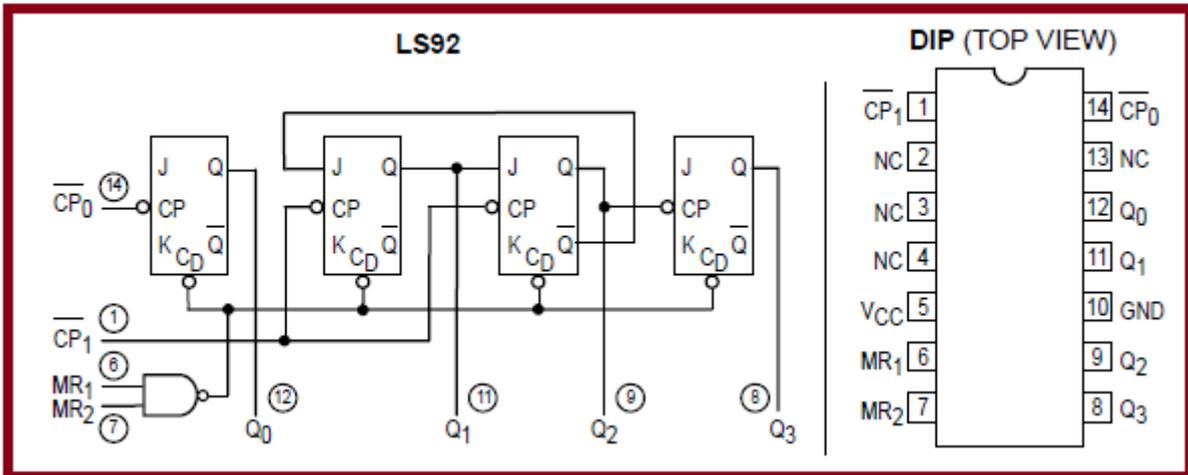
**74LS92 – divide por 2 e 6**

**74LS93 – divide por 2 e 8**

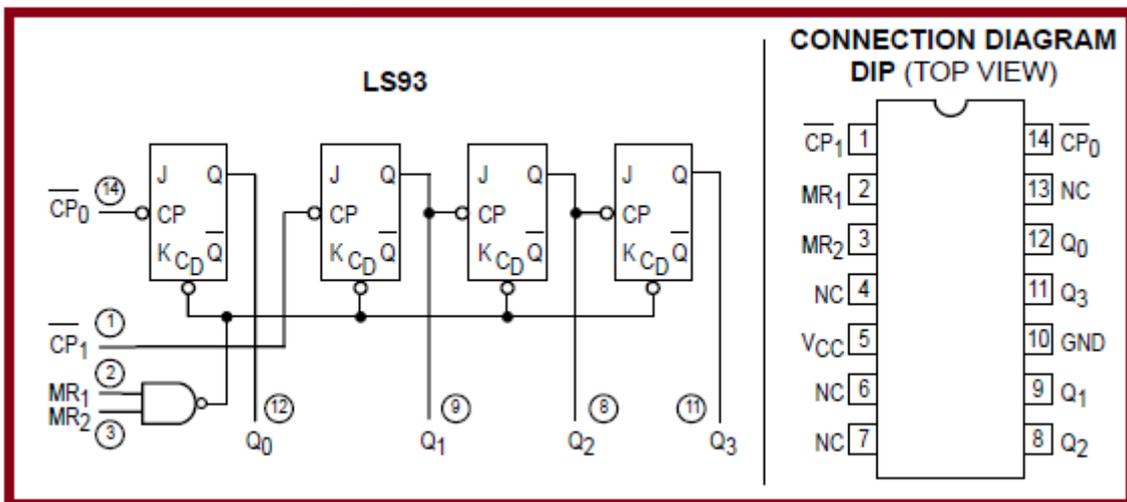
**Diagrama esquemático do 74LS90**



## Diagrama esquemático do 74LS92



## Diagrama esquemático do 74LS93



### Identificação dos pinos:

**NC - Not connected (não conectado internamente)**

**MR – Master reset**

**MS – Master set**

**CP0 – clock 1**

**CP1 – clock 2**

**Q0, Q1, Q2 e Q3 – saídas binárias**

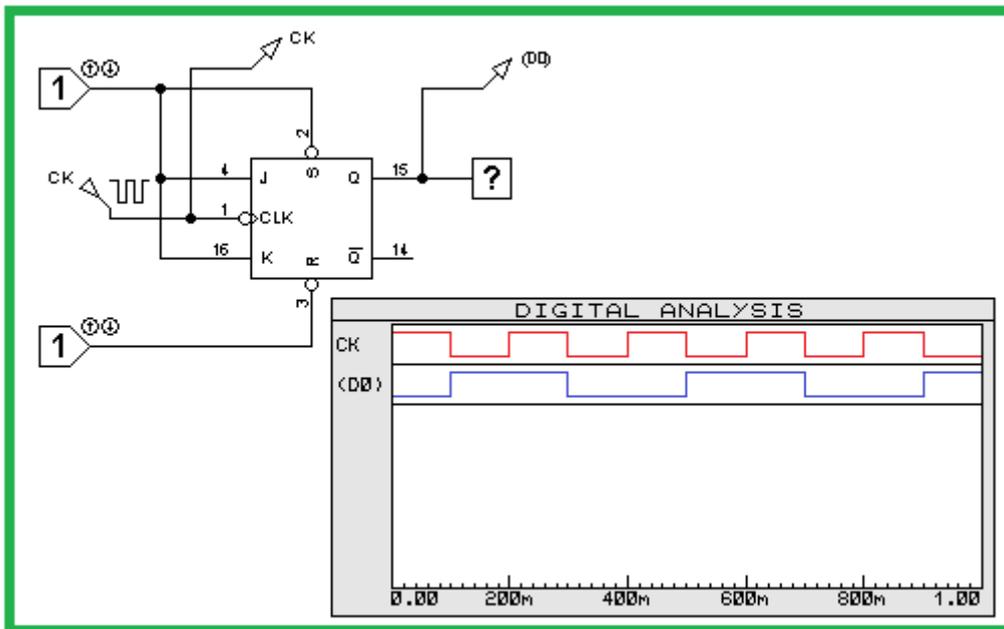
**VCC – alimentação (típica 5 volts)**

**GND – terra**

Observe que em cada um dos diagramas, o primeiro FF recebe um pulso de clock (CP0), o que significa que este primeiro FF promove a divisão por 2.

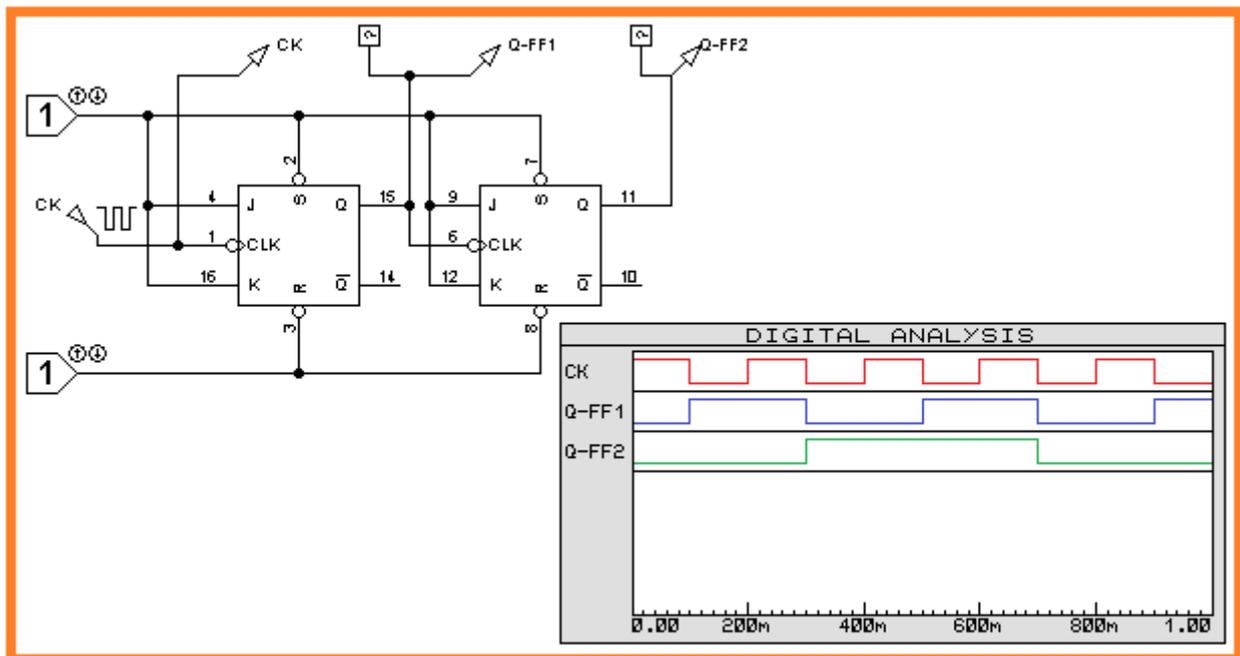
Relembrando o funcionamento do FF JK, o mesmo tem a propriedade de dividir um pulso de clock por 2, logo, podemos concluir que em todos os contadores mostrados, o primeiro FF sempre promoverá a divisão por 2.

Veja a ilustração a seguir, tomando como base um FF JK operando no modo toggle.



Observe que para cada 2 pulsos de CK, teremos 1 pulso na saída D0, caracterizando assim a divisão por 2.

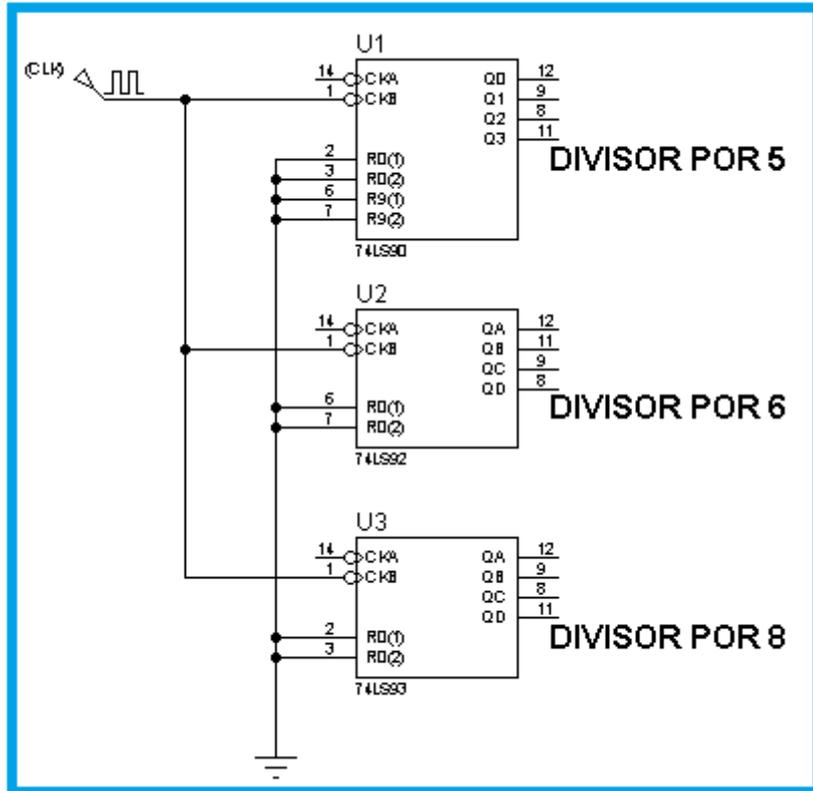
Se acrescentarmos mais um FF, teremos uma divisão por 4 e assim por diante, conforme ilustra a figura abaixo:



Conclui-se então que se mais dois FFs forem adicionados ao circuito, formando um contador assíncrono de 4 bits (módulo 16), na saída do último FF teremos uma divisão por 16, ou seja, 1 pulso na saída do último FF equivalerá a 16 pulsos de clock.

Assim, é importante salientar que qualquer que seja a quantidade de FFs adicionados ao circuito, cada FF JK promoverá sempre a divisão por 2. Observe que na saída do FF2 temos a divisão por 2 do pulso proveniente da saída Q do FF 1, com isto, para cada 2 pulsos da saída do FF1, teremos 1 pulso na saída do FF2.

**UTILIZANDO OS CIs 7490,7492 E 7493 COMO DIVISORES DE FREQUÊNCIA**



Observe que a divisão natural ocorre quando o CK é ligado ao pino 1 de cada CI, que corresponde a CP1 (transição H-L). Teremos então:

- 74LS90 – saída pino 11, divide por 5
- 74LS92 – saída pino 8, divide por 6
- 74LS93 – saída pino 11, divide por 8

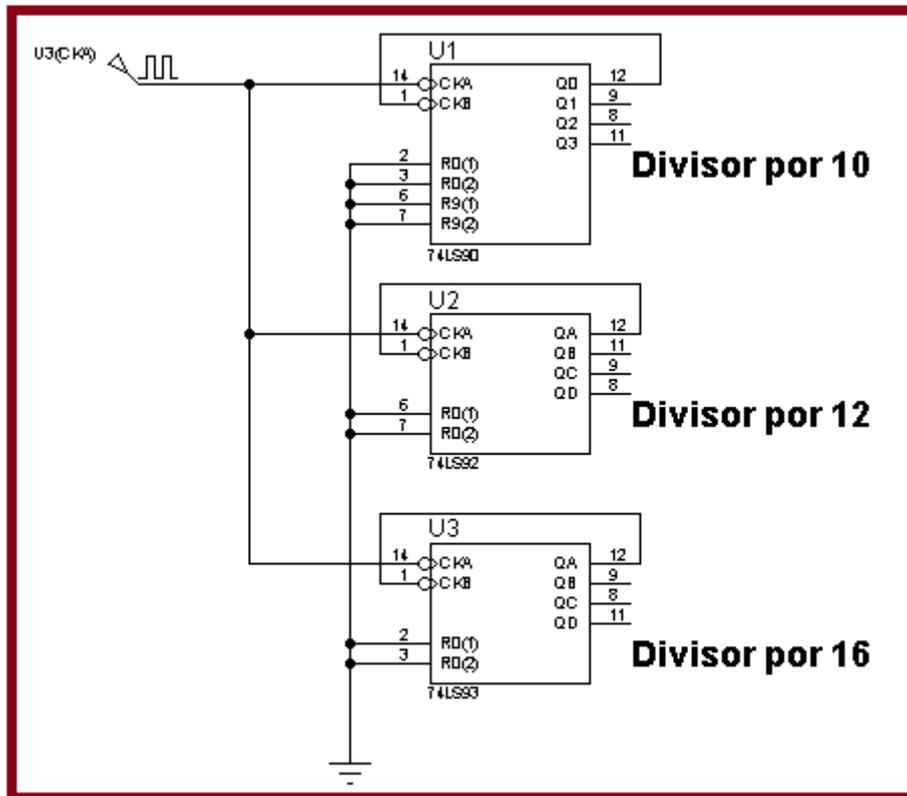
LS90 MODE SELECTION							
RESET/SET INPUTS				OUTPUTS			
MR <sub>1</sub>	MR <sub>2</sub>	MS <sub>1</sub>	MS <sub>2</sub>	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
L	X	L	X	Count			
X	L	X	L	Count			
L	X	X	L	Count			
X	L	L	X	Count			

H = HIGH Voltage Level  
L = LOW Voltage Level  
X = Don't Care

LS92 AND LS93 MODE SELECTION					
RESET INPUTS		OUTPUTS			
MR <sub>1</sub>	MR <sub>2</sub>	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>
H	H	L	L	L	L
L	H	Count			
H	L	Count			
L	L	Count			

Interligando o CK ao pino 14 em cada um dos CIs (que divide por 2) e interligando o pino 12 ao pino 1 (CP1), teremos as condições abaixo:

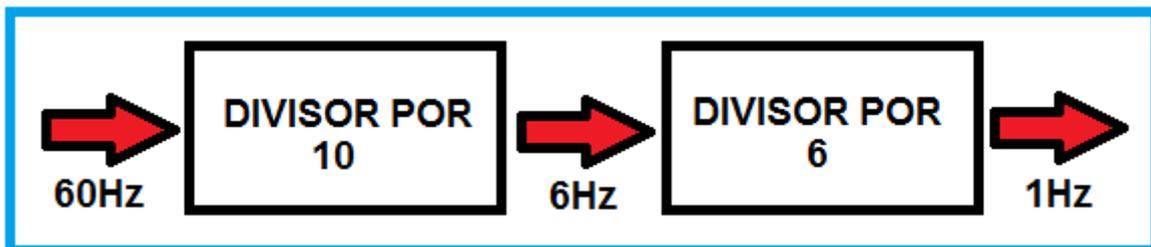
74LS90 – saída pino 11, divide por 10 (2 x 5 )  
 74LS92 – saída pino 8, divide por 12 (2 x 6)  
 74LS93 – saída pino 11, divide por 16 (2 x 8)



### BASE DE TEMPO PARA UM CRONÔMETRO DIGITAL

Vamos admitir que queiramos construir um cronômetro digital a partir de uma amostragem de um pulso de clock de 60Hz.

Uma forma simples é construir um circuito conforme ilustra o diagrama de blocos abaixo:

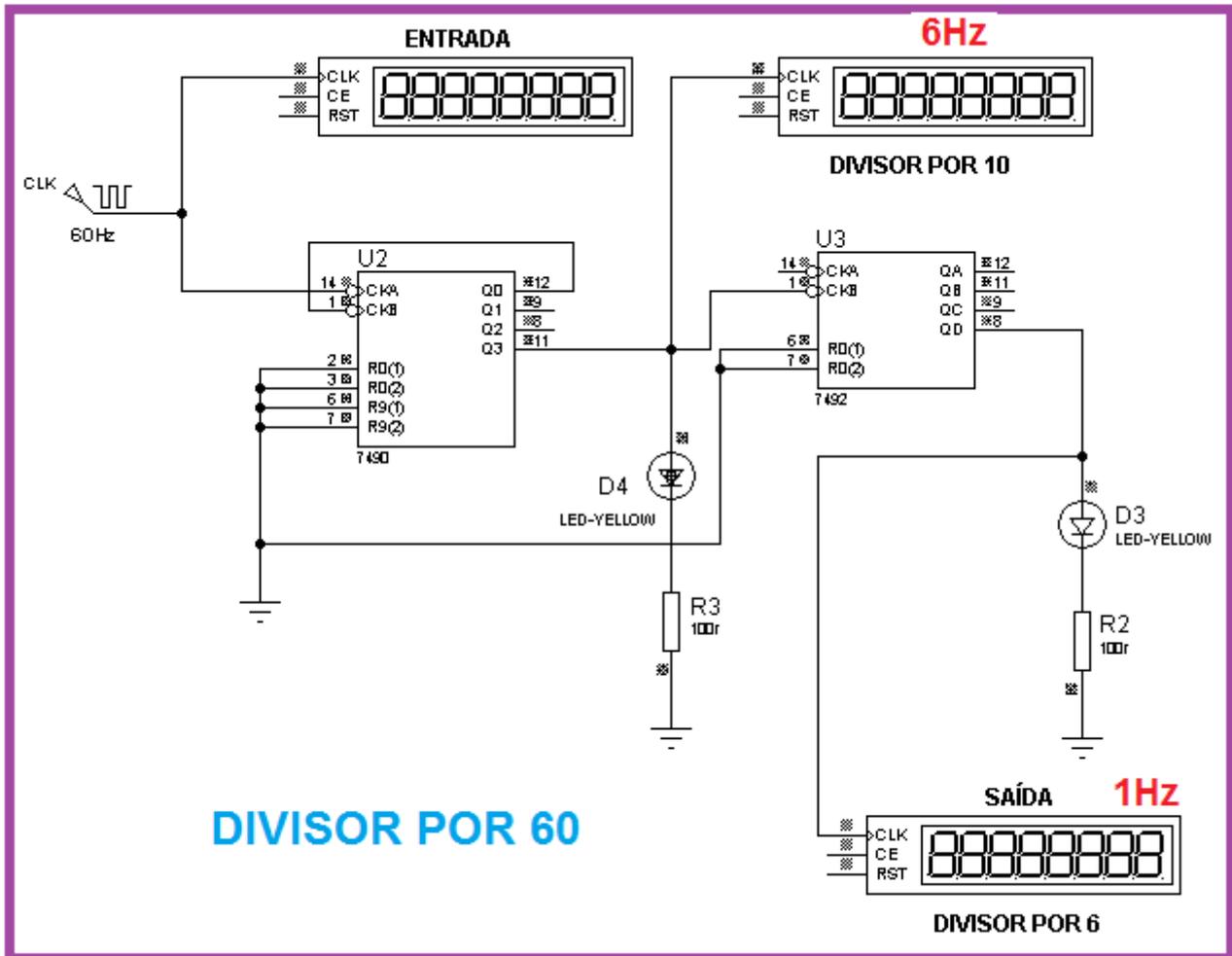


Verifica-se que a base de tempo é perfeitamente compatível com um cronômetro ou mesmo um relógio digital, pois  $1 / 1\text{Hz} = 1\text{s}$ .

Se for inserido mais um divisor na saída, por exemplo divisor por 2, teremos na saída 0,5Hz.

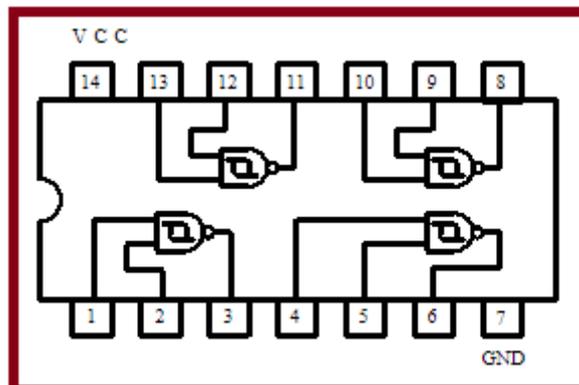
Neste caso será um circuito divisor por 120, pois  $10 \times 6 \times 2 = 120$ . Logo,  $60/120 = 0,5$ .

Veja a seguir o circuito digital divisor por 60, composto de 1 74LS90 e 1 74LS92.



**BASE DE TEMPO PARA UM CRONÔMETRO DIGITAL A PARTIR DA AMOSTRAGEM DA TENSÃO DA REDE, FREQUÊNCIA DE 60Hz.**

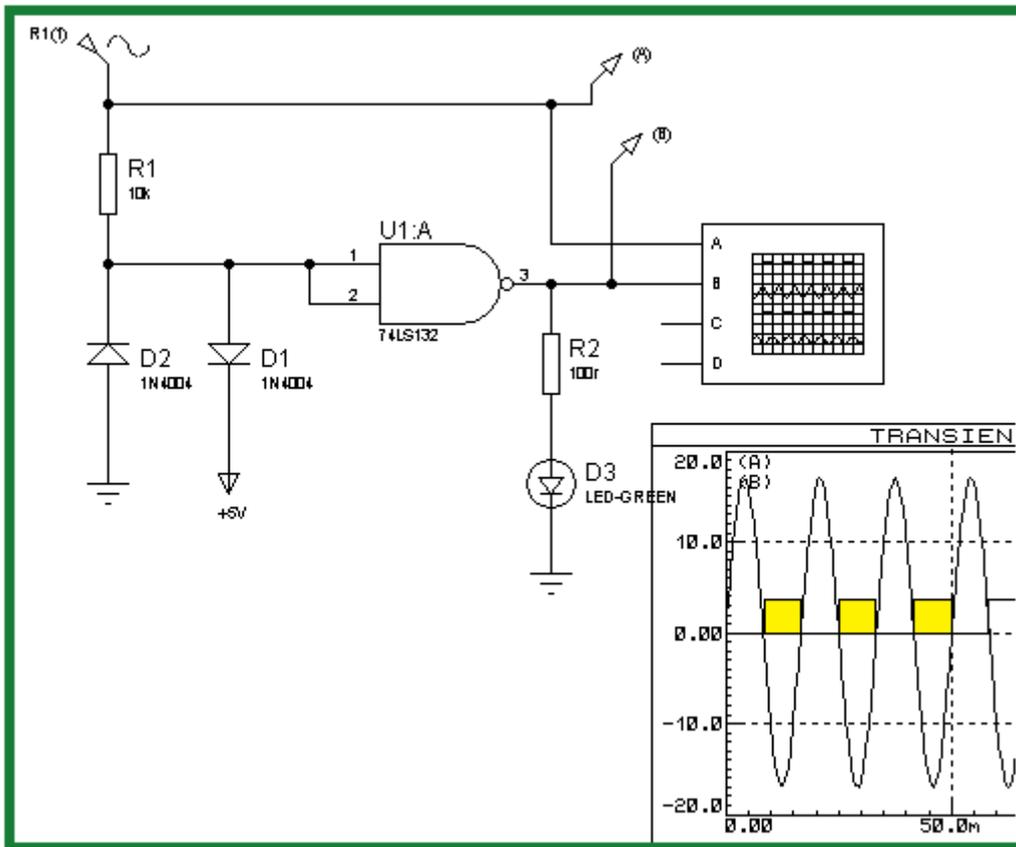
Circuito integrado comercial 74LS132 (Schmitt Trigger)



*Quad-input Schmitt Trigger – NAND gate*

Veja a seguir um gerador de clock de 60Hz a partir da amostragem da tensão da rede domiciliar.

Para que essa forma de onda fique compatível com os circuitos digitais torna-se necessário transformá-la em uma onda quadrada, o que é conseguido através de um *circuito quadrador*, conforme ilustra a figura a seguir:



Observa-se então a grande utilidade do Schmitt Trigger, que é a de converter sinais analógicos em sinais digitais.

No circuito acima foi usada uma amostragem do sinal da rede domiciliar de 18 volts (por exemplo, secundário de um transformador abaixador de tensão), convertendo esse sinal em pulso de clock (digital) de 5 volts, compatível com a família TTL.

### EXERCÍCIO RESOLVIDO 1:

Dispõe-se de 1 CI 74LS93 e 2 Cis 74LS90. A partir de uma entrada de clock digital de 200Hz, usar os Cis mencionados, para que a saída seja igual a 1Hz.

*Solução:*

Neste caso a divisão deverá ser por 200, seguindo a ordem:

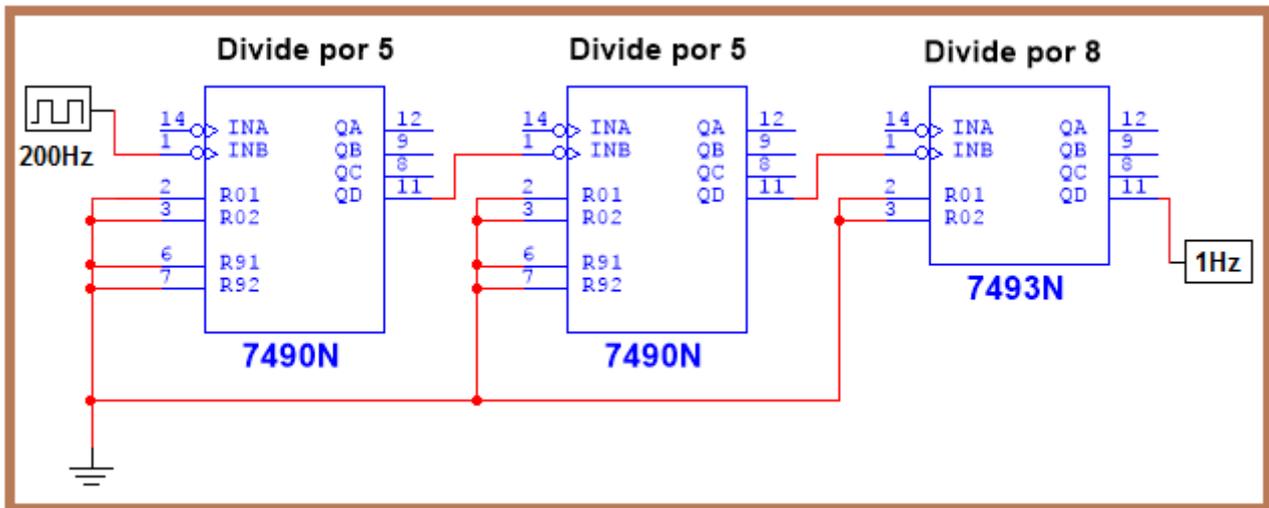
$$74LS93 (\div 8) \rightarrow 74LS90 (\div 5) \rightarrow 74LS90 (\div 5)$$

ou

$$74LS90 (\div 5) \rightarrow 74LS90 (\div 5) \rightarrow 74LS93 (\div 8)$$

$$\text{Assim: } 8 \times 5 \times 5 = 200 \text{ ou } 5 \times 5 \times 8 = 200$$

$$200\text{Hz} / 200 = 1\text{Hz}$$

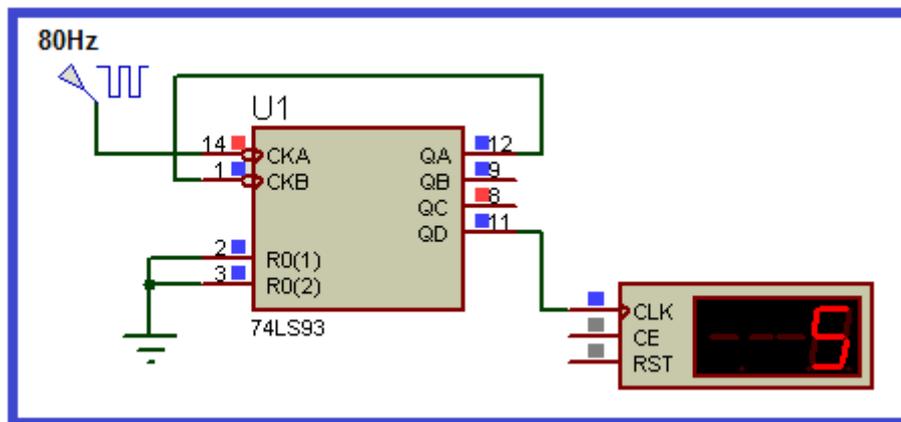


## EXERCÍCIO RESOLVIDO 2:

Deseja-se converter uma frequência de clock de 80Hz para 5Hz. Dispõe-se apenas de 1 CI 74LS93 e 1 FF JK 74LS76. Como proceder?

*Solução:*

Neste caso a divisão será por 16, logo, não haverá a necessidade de usar o CI 74LS76 que é um FF JK e permite a divisão por 2.



Lembrar que o CI 74LS93 é um divisor por 2 e por 8. Da forma como está ligado acima, torna-se um divisor por 16 (2 x 8).